

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平10-173107

(43)公開日 平成10年(1998) 6月26日

(51)Int.Cl.⁶

識別記号

F I

H 0 1 L 23/32
23/12

H 0 1 L 23/32
23/12

D
L

審査請求 未請求 請求項の数9 O L (全 9 頁)

(21)出願番号 特願平8-327405

(22)出願日 平成8年(1996)12月9日

(71)出願人 000005108

株式会社日立製作所
東京都千代田区神田駿河台四丁目6番地

(72)発明者 咲間 光廣

東京都青梅市今井2326番地 株式会社日立
製作所デバイス開発センタ内

(72)発明者 菊地 広

東京都青梅市今井2326番地 株式会社日立
製作所デバイス開発センタ内

(72)発明者 宮本 誠司

東京都青梅市今井2326番地 株式会社日立
製作所デバイス開発センタ内

(74)代理人 弁理士 筒井 大和

最終頁に続く

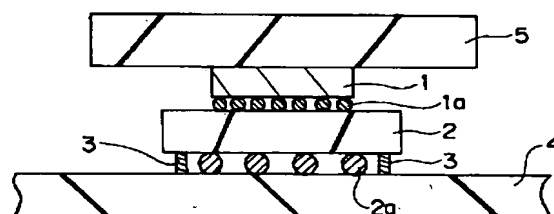
(54)【発明の名称】 半導体集積回路装置

(57)【要約】

【課題】 重量の大きい熱放散板を備えていても、パッケージのBGA用ボールが潰れることが防止できる半導体集積回路装置を提供する。

【解決手段】 L S Iチップ1が搭載されているパッケージベース2が、その下部のBGA用ボール2aを介在してプリント基板4に電気的に接続されている半導体集積回路装置であって、パッケージベース2の下部に間隔設定体としてのピン3が設置されており、その間隔設定体としてのピン3によって、パッケージベース2とプリント基板4との間隔が所定の距離に調整されているものである。

図 1



1: L S Iチップ 3: ピン
2: パッケージベース 4: プリント基板
2a: BGA用ボール

【特許請求の範囲】

【請求項 1】 半導体チップが搭載されているパッケージベースが、そのパッケージベースの下部の BGA 用ボールを介して配線基板に電氣的に接続されている半導体集積回路装置であって、前記パッケージベースの下部に複数の間隔設定体が設置されており、前記間隔設定体によって、前記パッケージベースと前記配線基板との間隔が所定の距離に調整されていることを特徴とする半導体集積回路装置。

【請求項 2】 請求項 1 記載の半導体集積回路装置であって、前記間隔設定体は、前記パッケージベースに埋め込まれているピン、または前記パッケージベースに付着されているスペース体、あるいは前記パッケージベースに形成されている突起部であることを特徴とする半導体集積回路装置。

【請求項 3】 半導体チップが搭載されているパッケージベースが、そのパッケージベースの下部の BGA 用ボールを介して配線基板に電氣的に接続されている半導体集積回路装置であって、前記配線基板の上部に複数の間隔設定体が設置されており、前記間隔設定体によつて、前記パッケージベースと前記配線基板との間隔が所定の距離に調整されていることを特徴とする半導体集積回路装置。

【請求項 4】 請求項 3 記載の半導体集積回路装置であって、前記間隔設定体は、前記配線基板に埋め込まれているピン、または前記配線基板に付着されているスペース体、あるいは前記配線基板に形成されている突起部であることを特徴とする半導体集積回路装置。

【請求項 5】 半導体チップが搭載されているパッケージベースが、そのパッケージベースの下部の BGA 用ボールを介して配線基板に電氣的に接続されており、前記半導体チップの上部に熱放散板が配置されている半導体集積回路装置であって、前記熱放散板の下部に複数の間隔設定体が設置されており、前記間隔設定体によって、前記熱放散板と前記配線基板との間隔が所定の距離に調整されていることを特徴とする半導体集積回路装置。

【請求項 6】 請求項 5 記載の半導体集積回路装置であって、前記間隔設定体は、前記熱放散板に埋め込まれているピン、または前記熱放散板に付着されているスペース体、あるいは前記熱放散板に形成されている突起部であることを特徴とする半導体集積回路装置。

【請求項 7】 請求項 5 また 6 記載の半導体集積回路装置であって、前記間隔設定体は、前記パッケージベースまたは前記配線基板あるいは前記熱放散板に埋め込まれているピン、または前記パッケージベースまたは前記配線基板あるいは前記熱放散板に付着されているスペース体、あるいは前記パッケージベースまたは前記配線基板あるいは前記熱放散板に形成されている突起部であり、そのピンまたはスペース体あるいは突起部からなる少な

くとも 2 種以上のものが組み合わされて使用されていることを特徴とする半導体集積回路装置。

【請求項 8】 請求項 5、6 または 7 記載の半導体集積回路装置であって、前記間隔設定体が接触している前記パッケージベースまたは前記配線基板あるいは前記熱放散板の領域に凹部が設けられており、前記間隔設定体が前記凹部に突き込まれていることを特徴とする半導体集積回路装置。

【請求項 9】 請求項 5～8 のいずれか 1 項に記載の半導体集積回路装置であって、前記間隔設定体は、その間隔設定方向に 2 分化されており、その 2 分化されている一方の間隔設定体および他方の間隔設定体は、前記パッケージベースまたは前記配線基板あるいは前記熱放散板に埋め込まれているピン、または前記パッケージベースまたは前記配線基板あるいは前記熱放散板に付着されているスペース体、あるいは前記パッケージベースまたは前記配線基板あるいは前記熱放散板に形成されている突起部であることを特徴とする半導体集積回路装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、半導体集積回路装置に関し、特にプリント基板に実装される BGA (Ball Grid Array) 型パッケージを有する半導体集積回路装置に関するものである。

【0002】

【従来の技術】 本発明者は、BGA 型パッケージに実装されている半導体集積回路装置について検討した。以下は、本発明者によって検討された技術であり、その概要は次のとおりである。

【0003】 すなわち、最近の LSI (Large Scale Integrated Circuit) などの半導体集積回路装置において、ワークステーションやパソコンなどに使用されている場合、性能の向上と共に多ピン化が必要となっており、BGA 型パッケージが採用されている。

【0004】 この場合、BGA 型パッケージの多ピン化と共に冷却効率の向上が必要となっており、アルミ製の放熱フィンから放熱する構造が使用されている。

【0005】 なお、LSI パッケージとしての BGA 型パッケージについて記載されている文献としては、例えば「日経エレクトロニクス 1993 年 8 月 2 日号」p 104 に記載されているものがある。

【0006】

【発明が解決しようとする課題】 ところが、前述した半導体集積回路装置において、LSI の発熱量の増大に伴い、LSI チップから直接放熱するため、LSI チップにセラミック (例えば窒化アルミニウム) 製の熱放散板を乗せて、その熱放散板を介して LSI チップから発生する熱を放熱する構造が検討されている。

【0007】 しかし、その熱放散板の材料であるセラミックは、プラスチックなどに比べて重量が大きいため

に、BGA型パッケージのBGA用ボールにかかる重量が大きくなることによって、リフロー時に、BGA型パッケージのBGA用ボールの潰れが発生するという問題点がある。

【0008】本発明の目的は、重量の大きい熱放散板を備えていても、パッケージのBGA用ボールが潰れることが防止できる半導体集積回路装置を提供することにある。

【0009】本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

【0010】

【課題を解決するための手段】本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、以下のとおりである。

【0011】すなわち、本発明の半導体集積回路装置は、例えばLSIチップなどの半導体チップが搭載されているパッケージベースが、そのパッケージベースの下部のBGA用ボールを介して例えばプリント基板などの配線基板に電気的に接続されている半導体集積回路装置であって、パッケージベースの下部に複数の間隔設定体が設置されており、その間隔設定体によって、パッケージベースと配線基板との間隔が所定の距離に調整されているものである。

【0012】

【発明の実施の形態】以下、本発明の実施の形態を図面に基づいて詳細に説明する。なお、実施の形態を説明するための全図において同一機能を有するものは同一の符号を付し、重複説明は省略する。

【0013】（実施の形態1）図1は、本発明の実施の形態1である半導体集積回路装置を示す概略断面図である。

【0014】図1に示すように、本実施の形態1の半導体集積回路装置において、LSIチップ（半導体チップ）1が四角形のパッケージベース2の中央部に搭載されており、LSIチップ1の外部電極端子であるボール1aを介して、LSIチップ1とパッケージベース2とが電気的に接続されている。

【0015】本実施の形態1のパッケージベース2は、BGA型パッケージにおけるパッケージベースであり、その下部に外部電極端子としてのBGA用ボール2aが配置されており、その周辺のパッケージベース2の領域に少なくとも3個以上の複数のピン（間隔設定体）3が埋め込まれた状態で設置されている。

【0016】この場合、ピン3は、銅、銅合金、鉄-ニッケル合金、鉄コバルト合金などの導電性の金属を材料として形成されており、BGA用ボール2aの直径が例えば0.76mmである場合、ピン3の間隔設定値が0.5mmとしており、そのピン3の間隔設定値はBGA用ボール2aの直径よりもある程度小さい値としている。

【0017】また、本実施の形態1のパッケージベース2は、四角形の形状を有し、例えばアルミナ、ムライトまたは窒化アルミニウムなどを使用しているセラミックなどの絶縁性材料を使用して形成されている。また、外部電極端子としてのBGA用ボール2aは、例えば半田または鉛、スズ、金、銀、銅またはそれらの合金などの導電材料を使用して形成されている。

【0018】また、本実施の形態1の半導体集積回路装置は、パッケージベース2の下部に設けられているBGA用ボール2aがプリント基板（配線基板）4に電気的に接続されている。

【0019】また、LSIチップ1の上には、セラミック（例えば窒化アルミニウム）製などの熱放散板5が設置されており、LSIチップ1から発生する熱を放熱できる構造となっている。

【0020】したがって、本実施の形態1の半導体集積回路装置によれば、LSIチップ1が組み込まれているBGA型パッケージをプリント基板4に実装する時の熱処理（リフロー、アニールなど）において、パッケージベース2の下部にピン3を設置していることにより、熔融状態のBGA用ボール2aに熱放散板5などの荷重がかかるのをピン3によって調整できるので、この時のBGA用ボール2aの必要以上の潰れを防止することができる。すなわち、間隔設定体としてのピン3によって、BGA型パッケージ2とプリント基板4との間の間隔値をピン3の長さによって調整できることによって、重圧が印加されてもピン3の長さが変化しないために、熔融状態のBGA用ボール2aに熱放散板5などの荷重がかかるのをピン3によって調整できるので、この時のBGA用ボール2aの必要以上の潰れを防止することができる。

【0021】また、プリント基板4へのBGA型パッケージの実装時にBGA用ボール2aの必要以上の潰れを防止でき、しかもBGA用ボール2aの高さを設計仕様に応じた高さに間隔設定体としてのピン3によって維持できることにより、パッケージベース2とプリント基板4との接続信頼度を向上させることができる。

【0022】（実施の形態2）図2は、本発明の実施の形態2である半導体集積回路装置を示す概略断面図である。

【0023】図2に示すように、本実施の形態2の半導体集積回路装置において、前述した実施の形態1のピン3をスペース体（間隔設定体）6として、それをパッケージベース2に付着しているものである。

【0024】本実施の形態2の間隔設定体としてのスペース体6は、例えばピン3と同様な材料などからなる導電体またはアルミナまたは窒化アルミニウムなどの絶縁体を材料として形成されているものであり、重圧が印加されてもスペース体6の長さが変化しないものである。

【0025】したがって、本実施の形態2の半導体集積

回路装置によれば、間隔設定体としてのスペース体 6 が、前述した実施の形態 1 のピン 3 と同様な機能を有することによって、前述した実施の形態 1 の半導体集積回路装置と同様な効果を有するものである。

【0026】（実施の形態 3）図 3 は、本発明の実施の形態 3 である半導体集積回路装置を示す概略断面図である。

【0027】図 3 に示すように、本実施の形態 3 の半導体集積回路装置において、前述した実施の形態 1 のピン 3 をパッケージベース 2 の下部に形成した突起部（間隔設定体）2 b としているものである。

【0028】本実施の形態 3 の間隔設定体としての突起部 2 b は、パッケージベース 2 を形成する際に、その下部に形成されているものであり、パッケージベース 2 の材料が例えばアルミナなどを使用していることによって、重圧が印加されても突起部 2 b の長さが変化しないものである。

【0029】したがって、本実施の形態 3 の半導体集積回路装置によれば、間隔設定体としての突起部 2 b が、前述した実施の形態 1 のピン 3 と同様な機能を有することによって、前述した実施の形態 1 の半導体集積回路装置と同様な効果を有するものである。

【0030】（実施の形態 4）図 4 は、本発明の実施の形態 4 である半導体集積回路装置を示す概略断面図である。

【0031】図 4 に示すように、本実施の形態 4 の半導体集積回路装置において、プリント基板（配線基板）4 のパッケージベース 2 が配置される領域の一部に、間隔設定体としてのピン 7 を複数個埋め込んでいるものであり、前述した実施の形態 1 のピン 3 と同様な機能を有するものである。

【0032】本実施の形態 4 の間隔設定体としてのピン 7 は、例えばピン 3 と同様な材料などからなる導電体を材料として形成されているものであり、重圧が印加されてもピン 7 の長さが変化しないものである。

【0033】したがって、本実施の形態 4 の半導体集積回路装置によれば、間隔設定体としてのピン 7 が、前述した実施の形態 1 のピン 3 と同様な機能を有することによって、前述した実施の形態 1 の半導体集積回路装置と同様な効果を有するものである。

【0034】（実施の形態 5）図 5 は、本発明の実施の形態 5 である半導体集積回路装置を示す概略断面図である。

【0035】図 5 に示すように、本実施の形態 5 の半導体集積回路装置において、前述した実施の形態 4 のピン 7 をスペース体（間隔設定体）8 として、それをプリント基板（配線基板）4 に付着しているものである。

【0036】本実施の形態 5 の間隔設定体としてのスペース体 8 は、前述した実施の形態 2 のスペース体 6 と同様な材料から形成されているものであり、重圧が印加さ

れてもスペース体 8 の長さが変化しないものである。

【0037】したがって、本実施の形態 5 の半導体集積回路装置によれば、間隔設定体としてのスペース体 8 が、前述した実施の形態 4 のピン 7 と同様な機能を有することによって、前述した実施の形態 4 の半導体集積回路装置と同様な効果を有するものである。

【0038】（実施の形態 6）図 6 は、本発明の実施の形態 6 である半導体集積回路装置を示す概略断面図である。

【0039】図 6 に示すように、本実施の形態 6 の半導体集積回路装置において、前述した実施の形態 4 のピン 7 をプリント基板（配線基板）4 の上部に形成した突起部（間隔設定体）4 a としているものである。

【0040】本実施の形態 6 の間隔設定体としての突起部 4 a は、プリント基板 4 を形成する際に、その上部に形成されているものであり、プリント基板 4 の材料が例えばアルミナなどを使用していることによって、重圧が印加されても突起部 4 a の長さが変化しないものである。

【0041】したがって、本実施の形態 6 の半導体集積回路装置によれば、間隔設定体としての突起部 4 a が、前述した実施の形態 4 のピン 7 と同様な機能を有することによって、前述した実施の形態 4 の半導体集積回路装置と同様な効果を有するものである。

【0042】（実施の形態 7）図 7 は、本発明の実施の形態 7 である半導体集積回路装置を示す概略断面図である。

【0043】図 7 に示すように、本実施の形態 7 の半導体集積回路装置において、パッケージベース 2 に形成されている突起部 2 c とパッケージベース 2 に埋め込まれているピン 9 とを間隔設定体としているものである。

【0044】この場合、プリント基板 4 には凹部 4 b が形成されており、間隔設定体としての突起部 2 c およびピン 9 が、その凹部 4 b に突き込まれる態様となっている。したがって、間隔設定体としての突起部 2 c およびピン 9 が、その凹部 4 b に突き込まれる態様となっていることによって、その位置合わせができると共に位置ずれを防止することができる。

【0045】また、本実施の形態 7 の突起部 2 c は、前述した実施の形態 3 の突起部 2 b に比較してその長さが凹部 4 b の深さ方向の長さだけ長いものとなっており、それ以外の構造は、前述した実施の形態 3 の突起部 2 b と同様である。

【0046】また、本実施の形態 7 のピン 9 は、前述した実施の形態 1 のピン 3 に比較してその長さが凹部 4 b の深さ方向の長さだけ長いものとなっており、それ以外の構造は、前述した実施の形態 1 のピン 3 と同様である。

【0047】さらに、本実施の形態 7 のピン 9 は、前述した実施の形態 2 のスペース体 6 に比較してその長さが

図部 4 b の深さ方向の長さだけ長いものとなっているスペース体に代替えた態様とすることができる。また、本実施の形態 7 の他の態様の間隔設定体として、突起部 2 c のみを使用したもの、ピン 9 のみを使用したもの、または前述したスペース体のみを使用したものとすることができる。また、それらの突起部 2 c またはピン 9 あるいはスペース体を必要に応じて選択して、それらを組み合わせた間隔設定体の態様とすることができる。

【0048】したがって、本実施の形態7の半導体集積回路装置によれば、突起部2cまたはピン9あるいはスペース体からなる間隔設定体が、プリント基板4の凹部4bに突き込まれる態様となっていることによって、その位置合わせができると共に位置ずれを防止することができる。

【0049】（実施の形態8）図8は、本発明の実施の形態8である半導体集積回路装置を示す概略断面図である。

【0050】図8に示すように、本実施の形態8の半導体集積回路装置において、プリント基板（配線基板）4に形成されている突起部4cとプリント基板4に埋め込まれているピン10とを間隔設定体としているものである。

【 0 0 5 1 】 この場合、パッケージベース 2 には凹部 2 d が形成されており、間隔設定体としての突起部 4 c およびピン 1 0 が、その凹部 2 d に突き込まれる態様となっている。したがって、間隔設定体としての突起部 4 c およびピン 1 0 が、その凹部 2 d に突き込まれる態様となっていることによって、その位置合わせができると共に位置ずれを防止することができる。

【0052】また、本実施の形態8の突起部4cは、前述した実施の形態6の突起部4aに比較してその長さが凹部2dの深さ方向の長さだけ長いものとなっており、それ以外の構造は、前述した実施の形態6の突起部4aと同様である。

【0053】また、本実施の形態8のピン10は、前述した実施の形態4のピン7に比較してその長さが凹部2dの深さ方向の長さだけ長いものとなっており、それ以外の構造は、前述した実施の形態4のピン7と同様である。

【0054】さらに、本実施の形態8のピン10は、前述した実施の形態5のスペース体8に比較してその長さが凹部2dの深さ方向の長さだけ長いものとなっているスペース体に代替えした態様とすることができる。また、本実施の形態8の他の態様の間隔設定体として、突起部4cのみを使用したもの、ピン10のみを使用したもの、または前述したスペース体のみを使用したものとする。また、それらの突起部4cまたはピン10あるいはスペース体を必要に応じて選択して、それらを組み合わせた間隔設定体の態様とすることができる。

【００５５】したがって、本実施の形態８の半導体集積回路装置によれば、突起部４ｃまたはピン１０あるいはスペース体からなる間隔設定体が、パッケージベース２の凹部２ｄに突き込まれる態様となっていることによって、その位置合わせができると共に位置ずれを防止することができる。

【００５６】（実施の形態９）図９は、本発明の実施の形態９である半導体集積回路装置を示す概略断面図である。

【0057】図9に示すように、本実施の形態9の半導体集積回路装置において、プリント基板（配線基板）4に形成されている突起部4dとパッケージベース2に埋め込まれているピン11とを間隔設定体としているものである。

【0058】この場合、本実施の形態9の突起部4dは、前述した実施の形態6の突起部4aに比較してその長さが半分程度となっており、それ以外の構造は、前述した実施の形態6の突起部4aと同様である。

【００５９】また、本実施の形態９のピン１１は、前述した実施の形態１のピン３に比較してその長さが半分程度となっており、それ以外の構造は、前述した実施の形態１のピン３と同様である。

【0060】さらに、本実施の形態9のピン11は、前述した実施の形態2のスペース体6に比較してその長さが半分程度となっているスペース体に代替えした態様とすることができる。また、本実施の形態9の他の態様として、プリント基板4に設置している間隔設定体として、突起部4dのみを使用したもの、その代替えとしてのピンのみあるいはスペース体のみを使用したものとする。また、パッケージベース2に設置している間隔設定体として、ピン11のみを使用したもの、その代替えとしてのスペース体のみあるいは突起部のみを使用したものとする。

【0061】また、本実施の形態9の他の態様として、プリント基板4に設置している間隔設定体として、突起部4d、その代替えとしてのピンあるいはスペース体を必要に応じて組み合わせた態様とすることができ、パッケージベース2に設置している間隔設定体として、ピン11、その代替えとしてのスペース体あるいは突起部を必要に応じて組み合わせた態様とすることができ

【００６２】（実施の形態１０）図１０は、本発明の実施の形態１０である半導体集積回路装置を示す概略断面図である。

【0063】図10に示すように、本実施の形態10の半導体集積回路装置において、熱拡散板5のパッケージベース2が配置される領域の周辺の一部に、間隔設定体としてのピン12を複数個埋め込んでいるものである。

【0064】本実施の形態10の間隔設定体としてのピン12は、例えば前述した実施の形態1のピン3と同様

な材料などからなる導電体を材料として形成されているものであり、重圧が印加されてもピン12の長さが変化しないものである。

【0065】したがって、本実施の形態10の半導体集積回路装置によれば、間隔設定体としてのピン12が、前述した実施の形態1のピン3の代替えとしての機能を有することによって、重量の大きい熱放散体5であっても、間隔設定体としてのピン12によって、パッケージベース2の下部のBGA用ボール2aが必要以上に潰れる現象を防止することができるので、前述した実施の形態1の半導体集積回路装置と同様な効果を有するものとなる。

【0066】本実施の形態10の半導体集積回路装置の他の態様として、次の通りの半導体集積回路装置とすることができる。

【0067】すなわち、(1)．本実施の形態10の半導体集積回路装置の間隔設定体としてのピン12の代替えとして、実施の形態2のスペース体6と相似しているスペース体、または実施の形態3の突起部2bに相似している突起部（熱放散体5を形成する際に同時に形成している突起部）を適用することができる。また、それらの間隔設定体が接触する領域に凹部を設けているプリント基板4を適用することができる。

【0068】(2)．本実施の形態10の半導体集積回路装置の間隔設定体としてのピン12の代替えとして、間隔設定体を通して放散体5と接触することができるプリント基板（配線基板）4の領域に、実施の形態4のピン7に相似しているピン、実施の形態5のスペース体8と相似しているスペース体、または実施の形態6の突起部4aに相似している突起部を適用することができる。また、それらの間隔設定体が接触する領域に凹部を設けている熱放散板5を適用することができる。

【0069】(3)．前記(1)または(2)に記載した間隔設定体としてのピンまたはスペース体あるいは突起部、それに熱放散体5の凹部またはプリント基板4の凹部を必要に応じて種々組み合わせた態様の半導体集積回路装置とすることができる。

【0070】以上、本発明者によってなされた発明を発明の実施の形態に基づき具体的に説明したが、本発明は前記実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいふまでもない。

【0071】例えば、本発明の半導体集積回路装置における配線基板として、プリント基板以外に、セラミック基板などの種々の配線基板を適用することができる。

【0072】また、本発明の半導体集積回路装置において、パッケージベースまたは配線基板あるいは熱放散体に設置されている間隔設定体としてのピン、スペース体または突起部の材料の熱膨張係数をBGA用ボールの熱膨張係数と同一またはそれ以上の値とした態様とするこ

とによって、BGA用ボールの必要以上の潰れ現象を防止する効果を向上させることができる。また、間隔設定体としてのピン、スペース体または突起部の長さを変えることにより、BGA用ボールの潰れ度合いを制御できるので、BGA用ボールの大きさまたはその高さあるいは材料などを種々の態様とすることができる。

【0073】さらに、本発明の半導体集積回路装置は、パッケージベース、プリント基板などの配線基板または熱放散体に設置した間隔設定体を、必要に応じて種々組み合わせた態様の半導体集積回路装置とすることができ、しかも熱放散体を備えていない半導体集積回路装置にも適用することができる。

【0074】さらにまた、本発明の半導体集積回路装置は、半導体チップとして、LSIチップ以外の種々の半導体集積回路装置チップを適用でき、そのチップに形成されている半導体素子として、MOSFET、CMOSFETまたはバイポーラトランジスタあるいはそれらを組み合わせた半導体素子とすることができ、MOS型、CMOS型、BiMOS型またはBiCMOS型の半導体集積回路装置に適用できる。

【0075】

【発明の効果】本願において開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば、以下のとおりである。

【0076】(1)．本発明の半導体集積回路装置によれば、LSIチップなどの半導体チップが組み込まれているパッケージをプリント基板などの配線基板に実装する時の熱処理（リフロー、アニールなど）において、パッケージベースの下部にピン（間隔設定体）を設置していることにより、熔融状態のBGA用ボールに熱放散板などの荷重がかかるのをピンによって調整できるので、この時のBGA用ボールの必要以上の潰れを防止することができる。すなわち、間隔設定体としてのピンによって、BGA型パッケージと配線基板との間の間隔値をピンの長さによって調整できることによって、重圧が印加されてもピンの長さが変化しないために、熔融状態のBGA用ボールに熱放散板などの荷重がかかるのをピンによって調整できるので、この時のBGA用ボールの必要以上の潰れを防止することができる。

【0077】(2)．本発明の半導体集積回路装置によれば、プリント基板などの配線基板へのパッケージの実装時にBGA用ボールの必要以上の潰れを防止でき、しかもBGA用ボールの高さを設計仕様に応じた高さの間隔設定体としてのピンによって維持できることにより、パッケージベースと配線基板との接続信頼度を向上させることができる。

【0078】(3)．本発明の半導体集積回路装置によれば、間隔設定体として、パッケージベースに設置したピンまたはスペース体あるいはパッケージベースに形成している突起部を適用でき、前記(1)および(2)と

同様な効果を達成することができる。

【0079】また、本発明の半導体集積回路装置によれば、間隔設定体として、プリント基板などの配線基板に設置したピンまたはスペース体あるいはプリント基板などの配線基板に形成している突起部を適用でき、前記

(1) および (2) と同様な効果を達成することができる。

【0080】さらに、本発明の半導体集積回路装置によれば、間隔設定体として、熱放散体に設置したピンまたはスペース体あるいは熱放散体に形成している突起部を適用でき、前記 (1) および (2) と同様な効果を達成することができる。

【0081】(4) 本発明の半導体集積回路装置によれば、ピンまたはスペース体あるいは突起部からなる間隔設定体が、その間隔設定体が接触する領域の配線基板などに形成されている凹部に突き込まれる態様とすることができることによって、その位置合わせができると共に位置ずれを防止することができる。

【図面の簡単な説明】

【図1】本発明の実施の形態1である半導体集積回路装置を示す概略断面図である。

【図2】本発明の実施の形態2である半導体集積回路装置を示す概略断面図である。

【図3】本発明の実施の形態3である半導体集積回路装置を示す概略断面図である。

【図4】本発明の実施の形態4である半導体集積回路装置を示す概略断面図である。

【図5】本発明の実施の形態5である半導体集積回路装置を示す概略断面図である。

【図6】本発明の実施の形態6である半導体集積回路装置を示す概略断面図である。

【図7】本発明の実施の形態7である半導体集積回路装置を示す概略断面図である。

【図8】本発明の実施の形態8である半導体集積回路装置を示す概略断面図である。

【図9】本発明の実施の形態9である半導体集積回路装置を示す概略断面図である。

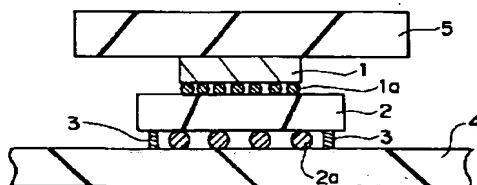
【図10】本発明の実施の形態10である半導体集積回路装置を示す概略断面図である。

【符号の説明】

- 1 LSIチップ (半導体チップ)
- 1a ボール
- 2 パッケージベース
- 2a BGA用ボール
- 2b 突起部 (間隔設定体)
- 2c 突起部 (間隔設定体)
- 2d 凹部
- 3 ピン (間隔設定体)
- 4 プリント基板 (配線基板)
- 4a 突起部 (間隔設定体)
- 4b 凹部
- 4c 突起部 (間隔設定体)
- 4d 突起部 (間隔設定体)
- 5 熱放散板
- 6 スペース体 (間隔設定体)
- 7 ピン (間隔設定体)
- 8 スペース体 (間隔設定体)
- 9 ピン (間隔設定体)
- 10 ピン (間隔設定体)
- 11 ピン (間隔設定体)
- 12 ピン (間隔設定体)

【図1】

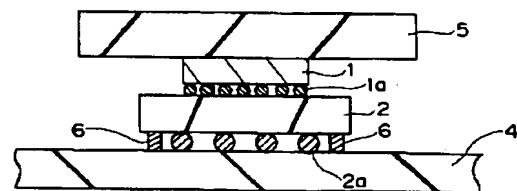
図 1



- 1: LSIチップ
- 2: パッケージベース
- 2a: BGA用ボール
- 3: ピン
- 4: プリント基板

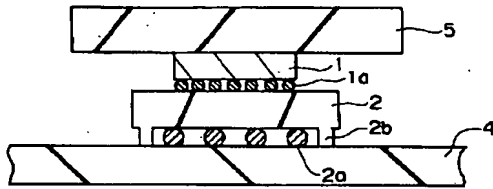
【図2】

図 2



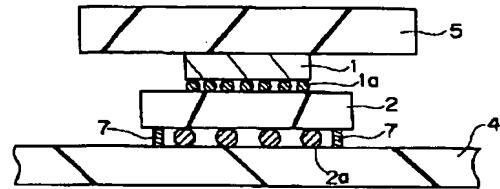
【図3】

図 3



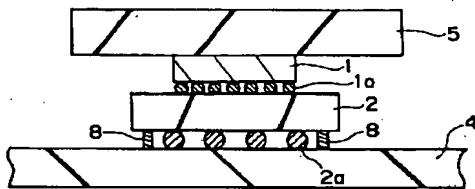
【図4】

図 4



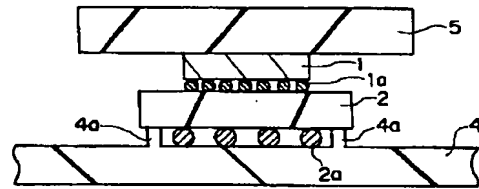
【図5】

図 5



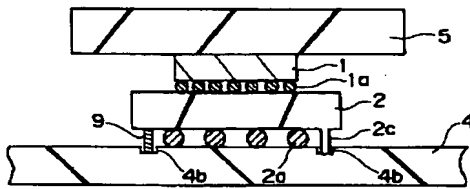
【図6】

図 6



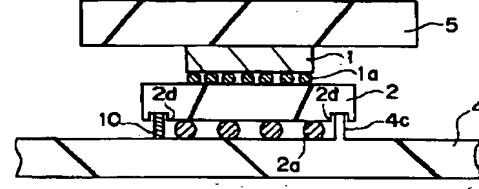
【図7】

図 7



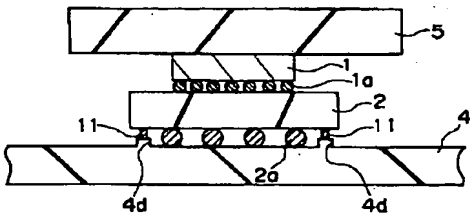
【図8】

図 8



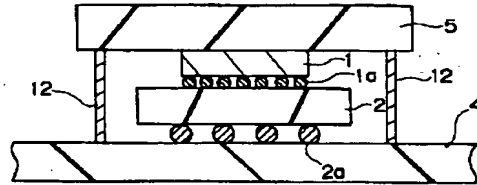
【図9】

図 9



【図10】

図 10



フロントページの続き

(72)発明者 佐藤 俊彦

東京都青梅市今井2326番地 株式会社日立
製作所デバイス開発センタ内

(72)発明者 林田 哲哉

東京都青梅市今井2326番地 株式会社日立
製作所デバイス開発センタ内